

EDA in Deutschland**Gatter im Blick****Gerhard Angst**

ist Mitbegründer von Concept Engineering (1990). Davor war er als Dozent an der Fachhochschule Furtwangen und an der Technischen Akademie Villingen tätig.

Haben Sie schon einmal eine Perle in ihrer Muschelsuppe gefunden? Noch viel rarer sind international erfolgreiche Anbieter von EDA-Tools in Deutschland. Mit einem solchen seltenen Exemplar hat sich die DESIGN&ELEKTRONIK unterhalten.

DESIGN&ELEKTRONIK: Sie sind direkt von der Hochschule in die Selbständigkeit gegangen. War der Anfang schwierig?

GERHARD ANGST: Es lief erstaunlich gut, im ersten Jahr haben wir die einzigen Verluste der Firmengeschichte gemacht, etwa 2000 DM. Im Mikroelektronik-Labor an der Fachhochschule haben wir erkannt, welche Probleme Anwender mit den existierenden Tools hatten. Daraus sind dann Ideen für die Firma entstanden. Zu Beginn waren wir im Projektgeschäft tätig, haben Designdaten konvertiert. Das ging in Zusammenarbeit mit Mentor Graphics und später Cadence, die für spezielle Anwendungen keine Kapazitäten freimachen wollten. Daraus sind dann Software-Projekte für Motorola und Siemens entstanden. Diese Projektgeschäfte lieferten die Anschubfinanzierung, die es uns dann 1993 erlaubte, alles auf die Karte »Visualisierung« zu setzen. Dafür haben wir dann Produkte entwickelt und uns vollständig auf das OEM-Geschäft konzentriert.

DESIGN&ELEKTRONIK: Was war damals an der Visualisierung so spannend?

GERHARD ANGST: Anfang der 90er Jahre sind die ersten Logiksynthesetools auf den Markt gekommen. Diese RTL-Synthese ist unglaublich komplex, da war Visualisierung notwendig. Tatsächlich war unser erster OEM-Kunde 1994 einer der drei großen EDA-Anbieter, für den wir eine Engine zur Schema-Generierung entwickelten.

DESIGN&ELEKTRONIK: Heute könnten die »Großen« ihre Visualisierung selbst entwickeln.

GERHARD ANGST: Wieso sollten sie? Immerhin existiert schon eine seit langem bewährte Lösung. Heute etwas ganz Neues zu entwickeln, wäre auch für die

sehr Großen schwierig. Die Visualisierung der Synthese von der Netzliste zur Schaltung ist nicht trivial. Heute hat ein Itanium-2-Prozessor 592 Millionen Transistoren, die nächste Generation wird im Bereich von 1,7 Milliarden Transistoren liegen. Auf diesem Niveau einzusteigen, ist aufgrund der Komplexität der Schaltkreise sehr aufwändig.

DESIGN&ELEKTRONIK: Auch in Indien sitzen gute Entwickler.

GERHARD ANGST: Die Globalisierung findet statt, ob wir wollen oder nicht. Die OEM-Kunden sitzen in den USA, deren Entwicklungsabteilungen in Indien oder Osteuropa. Natürlich wägen die Kunden die Kosten ab, ob sie in Indien selbst entwickeln wollen oder lieber bei Concept Engineering kaufen. Das hat uns bislang noch keine Probleme bereitet.

DESIGN&ELEKTRONIK: Warum haben Sie sich so lange auf das OEM-Geschäft konzentriert?

GERHARD ANGST: Das ist sehr technologielastig, wir kommen ohne Sales-Personal und Marketing aus. Über weltweite Partnerschaften können wir alle Märkte bedienen, ohne ein Vertriebsteam. Das OEM-Business ist zwar recht träge, dafür aber auch stabil. Jedes Jahr kommen drei bis vier Kunden hinzu, heute haben wir 30 OEM-Kunden. Das finanziert die Entwicklung neuer Produkte. Inzwischen haben wir zwei Produkte für Endkunden freigegeben, da läuft alles über Distributoren.

DESIGN&ELEKTRONIK: Was haben Sie Halbleiterherstellern wie LSI Logic zu bieten?

GERHARD ANGST: Die machen ganz optimierte Flows, da gibt es nichts von der Stange. Grundsätzlich wird die Entwicklung aber weiter weg von In-House-Tools gehen.

DESIGN&ELEKTRONIK: Die Zahl der ASIC-Designstarts sinkt kontinuierlich.

GERHARD ANGST: Das macht uns etwas Sorge. Die Konkurrenz von FPGAs und Plattform-ASICs – teilweise hausgemacht – zehrt an den ASIC-Designs. Aber das Hauptproblem sind da natürlich die Maskenkosten. Zwar sinkt die absolute Zahl, doch die ASIC-Designs, die gemacht werden, sind sehr komplex – Systeme mit allen Schikanen.

DESIGN&ELEKTRONIK: Damit muss man aber auch umgehen können.

GERHARD ANGST: Natürlich, das ist das Verifikationsproblem. Die steigende Zahl der Komponenten auf dem Chip führt zu langen Laufzeiten der nicht linearen Algorithmen, die dann womöglich nicht konvergieren. Auch auf der Visualisierungsseite werden die Algorithmen immer aufwändiger.

DESIGN&ELEKTRONIK: Ist das nicht sehr supportintensiv?

GERHARD ANGST: Der Kunde beklagt sich, dass sein Algorithmus zu lange

läuft, und unsere Mitarbeiter helfen dann, diesen zu optimieren und zu implementieren. Wir stellen auch lieber technische Informatiker als Elektrotechniker ein, da die besser mit Algorithmen umgehen können. Von unseren zehn Mitarbeitern sind nur zwei Elektrotechniker. Wir wachsen sehr langsam, da wir sehr konservativ und umsichtig planen.

DESIGN&ELEKTRONIK: Zu Ihren Kunden zählen auch Start-up-Firmen aus dem EDA-Bereich. Ist das nicht ein Risiko, wenn die übernommen werden?

GERHARD ANGST: Eigentlich sind wir ganz froh, wenn das passiert, denn die übernehmenden Firmen übernehmen meist auch die Verträge mit uns. Ein schönes Beispiel war der OEM-Kunde Hier Design, aus dem der OEM-Kunde Xilinx wurde.

DESIGN&ELEKTRONIK: Sie haben mit »Spice Vision« auf der Transistorebene angefangen, dann kam »Gate Vision«, wohin geht die Reise?

GERHARD ANGST: Wir arbeiten an »RTL Vision«, aber darüber werden wir nicht gehen. Interessant ist, dass Spice Vision und Gate Vision oft gemeinsam eingesetzt werden, und zwar von fast der Hälfte unserer Kunden. Auch bei neuen Produkten wirtschaften wir sehr konservativ. Das RTL-Produkt ist abgefedert, das Front-End haben wir dazugekauft und auch schon bezahlt.

DESIGN&ELEKTRONIK: Wie sehen Sie die Rolle der Hochschulen bei der Tool-Entwicklung?

GERHARD ANGST: Sehen Sie mich an: Die Arbeit am Chipdesign in der Hochschule hat überhaupt erst einen Zugang zur EDA geschaffen. Das gilt für viele Unternehmen, etwa Chipvision. Interessant war auch die Geschichte eines Karlsruher Unternehmens, das herstellerunabhängige PLD-Tools mit Logiksynthese anbot. Die Tool-Politik der PLD-Hersteller hat dieser Firma das Genick gebrochen.

DESIGN&ELEKTRONIK: Herr Angst, vielen Dank für dieses Gespräch. (mc)